

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-177504

(43)Date of publication of application : 30.06.1998

(51)Int.Cl.

G06F 11/30
F02D 45/00

(21)Application number : 08-338655

(71)Applicant : DENSO CORP

(22)Date of filing : 18.12.1996

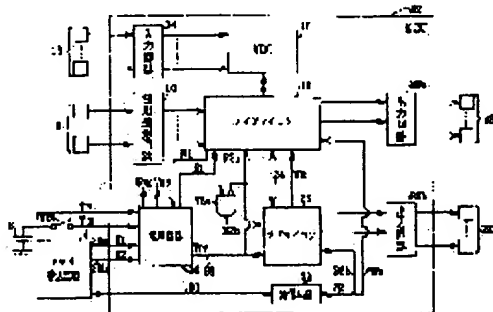
(72)Inventor : ABETA TAKEHIRO
KAMIYA TAKAMICHI

(54) ELECTRONIC CONTROLLER

(57)Abstract:

PROBLEM TO BE SOLVED: To enable an electronic controller which is constituted in such a way that one microcomputer monitors another microcomputer to write a control program in the monitored microcomputer even after a control program is written in the monitoring microcomputer.

SOLUTION: In an ECU 82 which is provided with such two microcomputers 18 and 26 that usually execute control programs stored in their own flash memories and, when a prescribed writing voltage VPP is supplied and an external code is matched with their own codes, write writing data supplied from the outside in their own flash memories after updating the data and is constituted so that one microcomputer 18 can monitor the control program executing state of the other microcomputer 26 and, when the occurrence of abnormality is discriminated, can output a reset signal R2a to the microcomputer 26, a circuit 78a which inhibits the input the reset signal R2a to the microcomputer 26 when the writing voltages VPP are supplied to the microcomputers 18 and 26 is provided.



LEGAL STATUS

[Date of request for examination]

21.04.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3097580

[Date of registration] 11.08.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-177504

(43) 公開日 平成10年(1998) 6月30日

(51) Int.Cl.⁶

G 0 6 F 11/30

F 0 2 D 45/00

識別記号

3 7 2

F I

G 0 6 F 11/30

F 0 2 D 45/00

F

3 7 2 C

審査請求 未請求 請求項の数 8 O L (全 19 頁)

(21) 出願番号

特願平8-338655

(22) 出願日

平成 8 年(1996)12月18日

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 阿部田 健浩

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 神谷 隆通

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

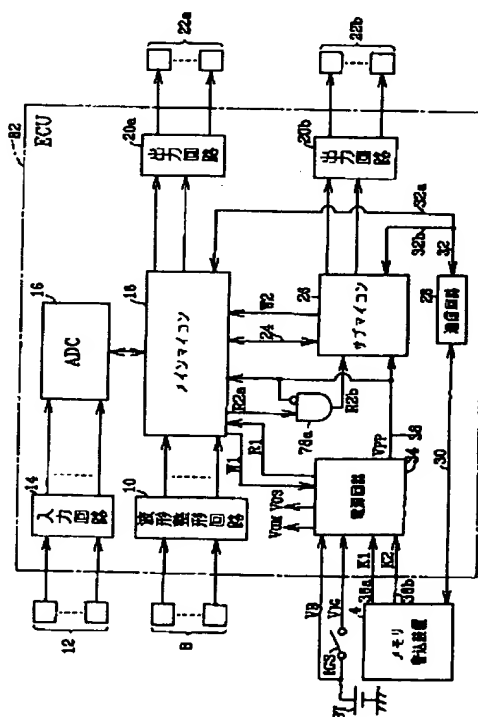
(74) 代理人 弁理士 足立 勉

(54) 【発明の名称】 電子制御装置

(57) 【要約】

【課題】 1つのマイコンが他のマイコンの動作を監視するように構成された電子制御装置において、監視する側のマイコンに制御プログラムを書き込んでからでも、監視される側のマイコンに制御プログラムを書き込むことが可能とする。

【解決手段】 通常は自己のフラッシュメモリ内の制御プログラムを実行し、所定の書込電圧VPPが供給され且つ外部からのコードと自分のコードとが一致すると、外部からの書込データを自己のフラッシュメモリに更新して書き込む処理を行う2つのマイコン18, 26を備え、一方のマイコン18が、制御プログラムの実行に伴い、他方のマイコン26での制御プログラムの実行状態を監視して、異常判定時に該マイコン26へリセット信号R2aを出力するECU2であって、マイコン18, 26に書込電圧VPPが供給されている時に、上記リセット信号R2aがマイコン26に入力されるのを阻止する回路78aを設ける。



とも何れか一方に前記書込電圧が供給されているか否かを検出して、該書込電圧が供給されている時に、前記システム監視手段により前記両マイクロコンピュータがリセットされるのを阻止すること、

を特徴とする電子制御装置。

【請求項7】 請求項5又は請求項6に記載の電子制御装置において、

前記阻止手段は、前記システム監視手段から出力された前記リセット信号が前記両マイクロコンピュータに入力されるのを阻止することで、前記両マイクロコンピュータがリセットされるのを阻止するように構成されていること、

を特徴とする電子制御装置。

【請求項8】 請求項5又は請求項6に記載の電子制御装置において、

前記システム監視手段は、

一定周期毎にカウント動作を行うと共に、前記第1のマイクロコンピュータから出力される前記モニタ信号によりカウント値が初期化されるカウンタと、

該カウンタのカウント値が所定値に達すると、前記両マイクロコンピュータへ前記リセット信号を出力するリセット信号出力手段とからなり、

前記第1のマイクロコンピュータは、前記第1の制御プログラムの実行に伴い、前記カウンタへ、該カウンタのカウント値が初期化されてから前記所定値に達するまでの時間よりも短い周期で前記モニタ信号を出力し、

前記阻止手段は、前記カウンタのカウント動作を強制的に停止させることで、前記両マイクロコンピュータがリセットされるのを阻止するように構成されていること、

を特徴とする電子制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロコンピュータを複数備えた電子制御装置に関し、特に、その各マイクロコンピュータに制御プログラムや制御データをオンボード書き込み可能な電子制御装置に関する。

【0002】

【従来の技術】従来より、例えば特開平2-99746号公報に開示されているように、自動車用の電子制御装置として、電氣的にデータの書き換えが可能なEEPROMやフラッシュEEPROM（以下、フラッシュメモリという）などの不揮発性メモリを有するマイクロコンピュータを備え、その不揮発性メモリに格納された制御プログラムや制御データを、市場への供給後でも書き換えることができるようにしたものが提案されている。

【0003】即ち、この種の電子制御装置において、マイクロコンピュータは、通常時には、不揮発性メモリに格納されたデータにより構成される制御プログラムを実行することでエンジン等の制御対象を制御する。これに対して、不揮発性メモリ内のデータ（制御プログラムや

その実行時に参照される制御データ）を書き換える場合には、電子制御装置に、別途用意されたメモリ書込装置が接続され、これにより、上記メモリ書込装置とマイクロコンピュータとが、通信ラインを介して接続されるようになっている。そして、マイクロコンピュータは、予め定められた書き換え条件が成立すると、メモリ書込装置から送信されて来る書込データ（つまり、新たな制御プログラムや制御データを構成するデータ）を受信して、その書込データを不揮発性メモリに更新して書き込む、といった書込処理を行う。

【0004】よって、このような電子制御装置によれば、マイクロコンピュータを当該装置に実装した状態で、その不揮発性メモリに制御プログラムや制御データを更新して書き込む、所謂オンボード書き込みが可能となるため、市場への供給後に、何等かの原因で動作内容（制御内容）を変更しなければならない事態が起こったとしても、容易に対応することができる。

【0005】また、このようなオンボード書き込みが可能な電子制御装置によれば、その製造工程において、マイクロコンピュータを装置に実装してから、その不揮発性メモリに制御プログラムや制御データを新規に書き込むことができる。

【0006】

【発明が解決しようとする課題】ところで、近年、この種の電子制御装置では、制御内容の複雑化に伴って、複数のマイクロコンピュータを搭載したものが主流となっており、このような電子制御装置においては、複数のマイクロコンピュータの各々について、オンボード書き込みが可能となるように構成することが考えられる。

【0007】また、一般的に、マイクロコンピュータを搭載する電子制御装置においては、制御の安全性を確保するために、マイクロコンピュータにて制御プログラムが正常に実行されているか否かを監視して、異常の発生時には、マイクロコンピュータをリセット（初期化）してやる必要がある。

【0008】そして、複数のマイクロコンピュータを搭載した電子制御装置の場合には、特定のマイクロコンピュータが、他のマイクロコンピュータの動作（即ち、そのマイクロコンピュータにて制御プログラムが正常に実行されているか否か）を監視して、異常検出時に上記他のマイクロコンピュータをリセットするための動作を行う、といった構成を採る場合がある。つまり、このような構成を採れば、各マイクロコンピュータ毎に、その動作を監視するための所謂ウォッチドックタイマ回路といったハードウェア回路を設ける必要がなく、簡単な装置構成で制御の安全性を確保できるからである。

【0009】しかしながら、電子制御装置において、前述したように複数のマイクロコンピュータの各々についてオンボード書き込みが可能で、且つ、特定のマイクロコンピュータが他のマイクロコンピュータの動作を監視

する、という構成を採った場合には、以下のような問題が生じる。

【0010】即ち、電子制御装置の製造工程において、各マイクロコンピュータを実装してから、まず、他のマイクロコンピュータを監視する側のマイクロコンピュータ（以下、監視マイコンともいう）に制御プログラムなどを新規に書き込み、その後、監視される側のマイクロコンピュータ（以下、被監視マイコンともいう）に制御プログラムなどを新規に書き込もうとした時には、監視マイコンが既に書き込まれた制御プログラムを実行して通常動作を行うのに対し、被監視マイコンは通常の制御プログラムを実行せずに書込処理を行うため、監視マイコンにより被監視マイコンが異常であると判断されてしまう。この結果、書込処理を行っている（換言すれば、制御プログラムなどの書き込み中である）被監視マイコンが、監視マイコンの動作によってリセットされてしまい、制御プログラムなどの書き込みを確実に行うことができなくなってしまうのである。

【0011】本発明は、このような問題に着目したものであり、1つのマイクロコンピュータが他のマイクロコンピュータの動作を監視するように構成された電子制御装置において、監視される側のマイクロコンピュータよりも先に、監視する側のマイクロコンピュータに制御プログラムを書き込むようにしても、監視される側のマイクロコンピュータに制御プログラムを確実に書き込むことができるようにすることで、1つのマイクロコンピュータが他のマイクロコンピュータを監視することと、各マイクロコンピュータの各々について制御プログラムのオンボード書き込みを可能にすることとを、確実に両立させることを目的としている。

【0012】

【課題を解決するための手段、及び発明の効果】上記目的を達成するためになされた請求項1に記載の本発明の電子制御装置は、電氣的にデータの書き換えが可能な不揮発性メモリを有する第1及び第2の2つのマイクロコンピュータを備えている。

【0013】そして、通常時において、第1のマイクロコンピュータは、自己の不揮発性メモリに格納されたデータにより構成される第1の制御プログラムを実行することで制御対象を制御し、第2のマイクロコンピュータは、自己の不揮発性メモリに格納されたデータにより構成される第2の制御プログラムを実行することで制御対象を制御する。そして更に、第1のマイクロコンピュータは、前記第1の制御プログラムの実行に伴い、第2のマイクロコンピュータにて前記第2の制御プログラムが正常に実行されているか否かを監視して、該第2の制御プログラムの実行に異常が発生したと判断すると第2のマイクロコンピュータをリセットするための動作を行う。このため、第2のマイクロコンピュータの動作を監視するための専用のハードウェア回路を設けることな

く、第2のマイクロコンピュータにおけるプログラム暴走を回避して、制御の安全性を確保することができる。

【0014】一方、両マイクロコンピュータの各々は、予め定められた書き換え条件が成立すると、外部から送信されて来る書込データを各自の不揮発性メモリに更新して書き込むための書込処理を行うが、特に請求項1に記載の電子制御装置は、監視動作阻止手段を備えている。そして、この監視動作阻止手段が、第2のマイクロコンピュータが前記書込処理を行っている間は、第1のマイクロコンピュータの動作によって第2のマイクロコンピュータがリセットされるのを阻止する。

【0015】このため、当該電子制御装置の製造工程において、各マイクロコンピュータを実装してから、最初に、第1のマイクロコンピュータ（詳しくは、その不揮発性メモリ）に第1の制御プログラムの構成データを新規に書き込み、その後、監視される側の第2のマイクロコンピュータ（詳しくは、その不揮発性メモリ）に第2の制御プログラムの構成データを新規に書き込む、といった書き込み順序を採った場合にも、書込処理を行っている最中の第2のマイクロコンピュータが、監視する側の第1のマイクロコンピュータの動作によってリセットされてしまうことが防止される。

【0016】従って、本発明の電子制御装置によれば、請求項4に記載のように、監視される側の第2のマイクロコンピュータよりも先に、監視する側の第1のマイクロコンピュータに制御プログラム（第1の制御プログラム）を書き込むようにしても、監視される側の第2のマイクロコンピュータに制御プログラム（第2の制御プログラム）を確実に書き込むことができ、延いては、両マイクロコンピュータの各々について、如何なる順序で制御プログラムを書き込むようにしても、その書き込みを確実に行うことができるようになる。この結果、1つのマイクロコンピュータが他のマイクロコンピュータを監視することと、各マイクロコンピュータの各々について制御プログラムのオンボード書き込みを可能にすることとを、確実に両立させることができる。

【0017】ところで、データの書き換えが可能な不揮発性メモリが、例えばEEPROMやフラッシュメモリである場合には、データの新規書き込み時或いは書き換え時に、マイクロコンピュータへ通常の動作電圧よりも高い所定の書込電圧を供給してやる必要がある。

【0018】そこで、本発明の電子制御装置において、前記第2のマイクロコンピュータが、少なくとも所定の書込電圧が供給されることを条件として前記書込処理を行うように構成されている場合には、請求項2に記載のように、前記監視動作阻止手段は、第2のマイクロコンピュータに前記書込電圧が供給されているか否かを検出して、その書込電圧が供給されている時に、第1のマイクロコンピュータの動作によって第2のマイクロコンピュータがリセットされるのを阻止するように構成するこ

とができる。

【0019】そして、このような請求項2に記載の電子制御装置によれば、第2のマイクロコンピュータが書込処理を行っているか否かを、特別な処理や回路を設けることなく簡単に検出することができる。また、請求項3に記載のように、第1のマイクロコンピュータが、前記第2の制御プログラムの実行に異常が発生したと判断すると第2のマイクロコンピュータへリセット信号を出力するのであれば、前記監視動作阻止手段は、第1のマイクロコンピュータから出力されたリセット信号が第2のマイクロコンピュータに入力されるのを阻止することで、第2のマイクロコンピュータがリセットされるのを阻止するように構成することができる。

【0020】そして、このようにすれば、第2のマイクロコンピュータが、前記書込処理を行っている時に第1のマイクロコンピュータの動作によってリセットされてしまうことを確実に防止できる。尚、この場合の監視動作阻止手段としては、第1のマイクロコンピュータから第2のマイクロコンピュータへ至るリセット信号の信号ラインを連通及び遮断する、スイッチング素子や論理回路素子を用いることができ、簡単な構成で確実な効果を得ることができる。

【0021】一方、前述した目的を達成するための一層好適な電子制御装置としては、請求項5に記載の電子制御装置を挙げることができる。即ち、請求項5に記載の電子制御装置は、請求項1に記載の電子制御装置と同様の第1及び第2のマイクロコンピュータに加えて、システム監視手段と阻止手段とを備えており、第1のマイクロコンピュータは、自己の不揮発性メモリに格納された第1の制御プログラムの実行に伴い、所定時間以内毎に自己が正常であることを示すモニタ信号を出力すると共に、第2のマイクロコンピュータにてその不揮発性メモリ内の第2の制御プログラムが正常に実行されているか否かを監視して、該第2の制御プログラムの実行に異常が発生したと判断すると前記モニタ信号の出力を停止する。

【0022】そして、システム監視手段が、第1のマイクロコンピュータから出力される前記モニタ信号を監視して、そのモニタ信号が前記所定時間よりも長く設定された時間以内に出力されない場合に、第1及び第2の両マイクロコンピュータへリセット信号を出力する。

【0023】また更に、阻止手段が、前記両マイクロコンピュータの少なくとも何れか一方が前記書込処理を行っている間は、前記システム監視手段により前記両マイクロコンピュータがリセットされるのを阻止する。このような請求項5に記載の電子制御装置によれば、両マイクロコンピュータが書込処理を行っていない通常時ににおいて、第1のマイクロコンピュータ自身に異常が生じた場合はもとより、第2のマイクロコンピュータに異常が生じて、その異常を第1のマイクロコンピュータが検出

した場合にも、第1のマイクロコンピュータによる上記モニタ信号の出力が停止し、これに伴い、システム監視手段から両マイクロコンピュータへリセット信号が出力される。よって、両マイクロコンピュータの通常時ににおける異常を、1つのシステム監視手段だけで検出及び回避することができる。

【0024】しかも、両マイクロコンピュータの少なくとも何れか一方が書込処理を行っている時には、上記阻止手段の作用により、両マイクロコンピュータがシステム監視手段によりリセットされることが防止される。従って、この請求項5に記載の電子制御装置によれば、両マイクロコンピュータの各々について、如何なる順序で制御プログラムを書き込むようにしても、その書き込みを確実に行うことができるようになり、しかも、極めて簡単な構成で、両マイクロコンピュータを監視することと、両マイクロコンピュータの各々について制御プログラムのオンボード書き込みを可能にすることとを、両立させることができる。

【0025】尚、請求項5に記載の電子制御装置において、請求項6に記載の如く、両マイクロコンピュータが、少なくとも所定の書込電圧が供給されることを条件として前記書込処理を行うように構成されている場合には、阻止手段は、両マイクロコンピュータの少なくとも何れか一方に前記書込電圧が供給されているか否かを検出して、該書込電圧が供給されている時に、前記システム監視手段により両マイクロコンピュータがリセットされるのを阻止するように構成することができる。

【0026】このようにすれば、請求項2に記載の電子制御装置と同様の効果、即ち、両マイクロコンピュータの何れかが書込処理を行っているか否かを特別な処理や回路を設けることなく簡単に検出できる、という効果を得ることができる。また、請求項5又は請求項6に記載の電子制御装置において、阻止手段を、請求項7に記載の如く、システム監視手段から出力されたリセット信号が両マイクロコンピュータに入力されるのを阻止することで、両マイクロコンピュータがリセットされるのを阻止するように構成すれば、前述した請求項3に記載の電子制御装置と同様に、両マイクロコンピュータの何れかが書込処理を行っている時にリセットされてしまうことを確実に防止できる。

【0027】一方、請求項5又は請求項6に記載の電子制御装置において、請求項8に記載のように、システム監視手段が、一定周期毎にカウント動作を行うと共に第1のマイクロコンピュータから出力される前記モニタ信号によりカウント値が初期化されるカウンタと、このカウンタのカウント値が所定値に達すると、前記両マイクロコンピュータへリセット信号を出力するリセット信号出力手段とからなり、更に、第1のマイクロコンピュータが、自己の不揮発性メモリ内の第1の制御プログラムの実行に伴い、前記カウンタへ、該カウンタのカウント

値が初期化されてから前記所定値に達するまでの時間よりも短い周期で前記モニタ信号を出力する、という構成であれば、前記阻止手段は、前記カウンタのカウント動作を強制的に停止させることで、両マイクロコンピュータがリセットされるのを阻止するように構成することができる。

【0028】つまり、請求項8に記載の電子制御装置では、システム監視手段が、所謂ウォッチドックタイマ回路であり、そのウォッチドックタイマ用のカウンタのカウント動作を停止させることで、両マイクロコンピュータへリセット信号が出力されるのを禁止するようにしている。そして、この電子制御装置によれば、両マイクロコンピュータがリセットされてしまうことを、簡単な構成で防止することができる。

【0029】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて説明する。尚、本発明の実施の形態は、下記のものに何ら限定されることなく、本発明の技術的範囲に属する限り、種々の形態を採り得ることは言うまでもない。

【0030】〔第1実施形態〕まず図1は、自動車に搭載されて内燃機関型エンジン及び自動変速機の制御を行う電子制御装置（以下、ECUという）2と、ECU2に内蔵されたエンジン制御用及び自動変速機制御用の制御プログラムや制御データを書き換える際、或いは新規に書き込む際にECU2に接続されるメモリ書込装置4とからなる、第1実施形態の電子制御装置のメモリ書換システムの全体構成を表すブロック図である。

【0031】図1に示すように、ECU2は、エンジンの回転状態に応じたパルス信号やオン/オフ信号を出力する種々のセンサ8からの信号を入力して波形整形する波形整形回路10と、エンジンの吸入空気量やスロットル開度などに応じたアナログ信号を出力する種々のアナログセンサ12からの信号を入力してノイズ除去を行う入力回路14と、入力回路14からのアナログ信号をデジタル信号に変換して出力するA/D変換器（ADC）16と、波形整形回路10及びA/D変換器16からの信号に基づきエンジンに対する燃料噴射量や点火時期などの制御量を演算し、その演算結果に基づき制御信号を出力するエンジン制御用のシングルチップマイクロコンピュータ（以下、メインマイコン或いは単にマイコンという）18と、メインマイコン18からの制御信号を受けて、エンジンに取付けられたインジェクタやイグナイタなどのアクチュエータ22aを駆動する出力回路20aとを備えている。

【0032】そして更に、ECU2は、メインマイコン18との間でDMA（Direct Memory Access）通信ライン24を介してスロットル開度やトルク制御信号といった制御情報の授受を行うと共に、自動変速機の変速タイミングなどを演算して制御信号を出力する自動変速機制

御用のシングルチップマイクロコンピュータ（以下、サブマイコン或いは単にマイコンという）26と、サブマイコン26からの制御信号を受けて、自動変速機に取付けられた変速用リニアソレノイドなどのアクチュエータ22bを駆動する出力回路20bとを備えている。

【0033】また、ECU2は、メインマイコン18とサブマイコン26の夫々が外部装置としてのメモリ書込装置4との間でシリアルデータ通信を行うための通信回路28を備えており、この通信回路28は、メモリ書込装置4に図示しないコネクタを介して接続されるシリアル通信ライン30と、当該ECU2内にて両マイコン18、26に共通して接続されたシリアル通信ライン32との間に設けられている。尚、シリアル通信ライン32は、通信回路28から両マイコン18、26に至る経路の途中で、通信回路28とメインマイコン18を結ぶシリアル通信ライン32aと、通信回路28とサブマイコン26を結ぶシリアル通信ライン32bとに分岐している。

【0034】そして、通信回路28は、メモリ書込装置4からシリアル通信ライン30を介して送信されて来るデータを、シリアル通信ライン32を介して両マイコン18、26に送り、両マイコン18、26からシリアル通信ライン32を介して受けたデータを、シリアル通信ライン30を介してメモリ書込装置4に送信するように構成されている。

【0035】また更に、ECU2は、車両に搭載されたバッテリーBTから直接供給される電圧（以下、バッテリー電圧という）VBと、バッテリーBTから車両のイグニッションスイッチIGSを介して供給される電圧（以下、IG電圧という）VIGとを受けて、後述するように、上記両マイコン18、26とその周辺回路（A/D変換器16や出力回路20a、20bなど）に様々な種類の電圧を供給する電源回路34も備えている。

【0036】尚、電源回路34には、メインマイコン18から後述するように出力される、モニタ信号としてのウォッチドックタイマクリア信号（以下、WDC信号という）W1が入力されている。そして、電源回路34は、メインマイコン18からのWDC信号W1が予め設定された時間以内にレベル反転しない場合に、メインマイコン18又はサブマイコン26の何れかに異常が発生したと判断して、両マイコン18、26へ、それらをリセットするためのリセット信号R1を出力するウォッチドックタイマ機能を有している。

【0037】次に、ECU2に搭載されたメインマイコン18とサブマイコン26の内部構成について、図2を用いて説明する。図2に示すように、両マイコン18、26の各々は、プログラムに従い動作する周知のCPU40と、CPU40を動作させるのに必要なプログラム及びデータを格納する不揮発性のフラッシュメモリ42及びマスクROM44と、CPU40の演算結果などを

一時記憶するためのRAM46と、信号の入出力を行うためのI/O(図示省略)とを備えている。

【0038】ここで、フラッシュメモリ42は、所定の書込電圧(本実施形態では7.5V)VPPが印加された状態でデータの書き換え(詳しくは、データの消去及び書き込み)が可能な不揮発性ROMである。そして、両マイコン18,26のフラッシュメモリ42には、ECU2の製造工程において両マイコン18,26がECU2へ実装された後に、CPU40により実行されるエンジン制御用または自動変速機制御用の制御プログラム及びその実行時に参照される制御データが新規に書き込まれる。詳しくは、メインマイコン18のフラッシュメモリ42には、エンジン制御用の制御プログラム及び制御データを構成するデータが新規に書き込まれ、サブマイコン26のフラッシュメモリ42には、自動変速機制御用の制御プログラム及び制御データを構成するデータが新規に書き込まれる。

【0039】また、メインマイコン18のフラッシュメモリ42に書き込まれるエンジン制御用の制御プログラムには、所定時間TS1(本実施形態では4ms)毎に信号レベルが反転するWDC信号W1を電源回路34へ出力するための信号出力用プログラムと、サブマイコン26の動作を監視するための監視処理用プログラムとが含まれており、サブマイコン26のフラッシュメモリ42に書き込まれる自動変速機制御用の制御プログラムには、所定時間TS2(本実施形態では上記時間TS1と同じ4ms)毎に信号レベルが反転するWDC信号W2を図1の如くメインマイコン18へ出力するための信号出力用プログラムが含まれている。

【0040】尚、以下の説明において、フラッシュメモリ42に制御プログラムなどを新規に書き込む旨の記載が特に無い場合には、両マイコン18,26のフラッシュメモリ42には、各マイコン18,26の役割に夫々対応する上記制御プログラム及び制御データが既に書き込まれているものとする。

【0041】一方、マスクROM44は、データの書き換えが不能な不揮発性ROMであり、このマスクROM44には、マイコン18,26のリセット(初期化)解除の直後に実行されるブートプログラムが、両マイコン18,26のECU2への実装前に予め格納されている。

【0042】また、両マイコン18,26のマスクROM44には、メインマイコン18とサブマイコン26とを識別可能な識別コードが予め格納されており、本実施形態において、メインマイコン18の識別コードは「0001」であり、サブマイコン26の識別コードは「0010」である。

【0043】尚、両マイコン18,26のマスクROM44に夫々格納されているブートプログラムの処理内容は同一である。また、マスクROM44に代えて、フラ

ッシュメモリ42と同様に電氣的にデータの書き換えが可能な不揮発性ROMを用いても、データの書き換えが禁止されていれば良い。

【0044】一方更に、両マイコン18,26の内部において、前述したシリアル通信ライン32(詳しくは、メインマイコン18の場合にはシリアル通信ライン32aであり、サブマイコン26の場合にはシリアル通信ライン32bである)にシリアルデータを送信するための電氣的経路には、その経路をCPU40からの指令に応じて連通又は遮断するスイッチ素子SW1が設けられており、同様に、シリアル通信ライン32からシリアルデータを受信するための電氣的経路には、その経路をCPU40からの指令に応じて連通又は遮断するスイッチ素子SW2が設けられている。

【0045】また、図1に示すように、メインマイコン18とサブマイコン26には、電源回路34から共通の電源ライン38を介して、フラッシュメモリ42にデータを書き込む際に必要な上記書込電圧VPPが供給されるようになっている。そして、図2に示すように、両マイコン18,26の内部において、上記電源ライン38から書込電圧VPPを受けるための電氣的経路にも、その経路をCPU40からの指令に応じて連通又は遮断するスイッチ素子SW3が設けられている。尚、上記スイッチ素子SW1~SW3の初期状態は全て連通状態である。

【0046】このような両マイコン18,26において、CPU40は、リセット解除の直後に、マスクROM44内のブートプログラムの実行を開始し、当該ECU2にメモリ書込装置4が接続されていない通常時には、そのブートプログラムにてフラッシュメモリ42内の制御プログラム(メインマイコン18であれば、エンジン制御用の制御プログラムであり、サブマイコン26であれば、自動変速機制御用の制御プログラム)をコールして、その制御プログラムを実行することにより、エンジン或いは自動変速機を制御するための制御処理を行う。

【0047】そして更に、サブマイコン26は、上記自動変速機制御用の制御プログラム(詳しくは、その中に含まれた前述の信号出力用プログラム)の実行に伴い、メインマイコン18へ所定時間TS2毎に信号レベルが反転するWDC信号W2を出力する。また、メインマイコン18は、上記エンジン制御用の制御プログラム(詳しくは、その中に含まれた前述の信号出力用プログラム及び監視処理用プログラム)の実行に伴い、電源回路34へ所定時間TS1毎に信号レベルが反転するWDC信号W1を出力すると共に、サブマイコン26からのWDC信号W2を監視し、そのWDC信号W2が上記所定時間TS2よりも長く設定された判定時間TH2(>TS2)以内にレベル反転しない場合には、サブマイコン26における制御プログラムの実行に異常が発生したと判断して、電源回路34への自己のWDC信号W1のレベル反転出力

を停止する。

【0048】一方、両マイコン18、26のCPU40は、ブートプログラムの実行を開始した際に、後述するように書込モードであると判定すると、フラッシュメモリ42内の制御プログラムを即座にコールすることなくブートプログラムの実行を続け、これにより、メモリ書込装置4から送信されて来る書込データ（即ち、フラッシュメモリ42に書き込むべき新たな制御プログラム及び制御データを構成するデータ）をフラッシュメモリ42に更新して書き込むための書込処理を行う。そして、この書込処理を終了した後、フラッシュメモリ42に書き込まれた新たな制御プログラムをコールして、前述の通常時と同様の処理を行う。

【0049】次に、ECU2に設けられた電源回路34の構成及び機能について、図3を用いて説明する。図3に示すように、電源回路34は、定電圧出力用の2つのPNP型トランジスタTr1、Tr2と、イグニッションスイッチIGSのオン時に供給されるIG電圧VIGを受けて、トランジスタTr1から両マイコン18、26やA/D変換器16などの各周辺回路へ、所定の動作電圧（本実施形態では5V）VOMを供給させるメイン電源作成部50と、バッテリーBTから常時供給されるバッテリー電圧VBを受けて、トランジスタTr2から両マイコン18、26へ、電源バックアップ用のバックアップ電圧（本実施形態では上記動作電圧VOMと同じ5V）VOSを常時供給させるサブ電源作成部52とを備えている。

【0050】尚、サブ電源作成部52を設けて両マイコン18、26にバックアップ電圧VOSを常時供給するようにしているのは、本実施形態においては、両マイコン18、26に内蔵されたRAM46の一部の記憶領域が、イグニッションスイッチIGSのオフ時にも継続してデータを保持するスタンバイRAMとして設定されているためであり、このようなスタンバイRAMが不要な場合には、サブ電源作成部52及びトランジスタTr2は省略することができる。

【0051】そして、電源回路34は、後述するようにメモリ書込装置4から択一的に出力される書込許可信号K1、K2を2本の信号線36a、36bを介して入力すると共に、その書込許可信号K1、K2のうちの何れか一方が入力され、且つ、イグニッションスイッチIGSのオンに伴い上記動作電圧VOMが出力されている間、バッテリー電圧VB 或いはIG電圧VIGから前述した書込電圧VPPを生成して、その書込電圧VPPを電源ライン38（延いては、両マイコン18、26）に出力する書込電圧作成部54を備えている。

【0052】そして更に、電源回路34は、メインマイコン18からのWDC信号W1が前述した所定時間TS1よりも長く設定された判定時間TH1（>TS1）以内にレベル反転したか否かを検出するためのウォッチドック検出部56と、このウォッチドック検出部56によりWD

C信号W1が上記判定時間TH1以内にレベル反転しなかったと検出された時、及び、イグニッションスイッチIGSがオンされて上記動作電圧VOMが立ち上がった時に、メインマイコン18とサブマイコン26とにハイアクティブのリセット信号R1を出力して両マイコン18、26をリセットするリセット制御部58とを備えている。

【0053】ここで、ウォッチドック検出部56は、図示されない発信回路からのクロック信号により一定周期TC 毎にアップカウント動作を行うウォッチドックカウンタ56aと、メインマイコン18からのWDC信号W1がレベル変化する毎に、ウォッチドックカウンタ56aをリセット（即ち、ウォッチドックカウンタ56aのカウント値をゼロクリア）するためのパルス信号を出力するエッジ検出回路56bと、このエッジ検出回路56bからのパルス信号と上記書込電圧作成部54からの書込電圧VPPとを入力し、書込電圧作成部54から書込電圧VPPが出力されていない時にはエッジ検出回路56bから上記パルス信号が出力される毎にウォッチドックカウンタ56aをリセットし、書込電圧作成部54から書込電圧VPPが出力されている時にはウォッチドックカウンタ56aを継続してリセットし続けるオア回路56cとから構成されている。

【0054】そして、リセット制御部58は、ウォッチドックカウンタ56aのカウント値がオーバーフロー値Mに達すると、メインマイコン18からのWDC信号W1が上記判定時間TH1以内にレベル反転しなかったと判断して、両マイコン18、26にリセット信号R1を出力する。尚、ウォッチドックカウンタ56aがアップカウント動作を行う一定周期TC に、ウォッチドックカウンタ56aのオーバーフロー値Mを乗じた時間（TC × M）が、上記判定時間TH1である。

【0055】よって、書込電圧作成部54から書込電圧VPPが出力されていない場合には、メインマイコン18からのWDC信号W1が上記判定時間TH1以内にレベル反転しなかった時に、両マイコン18、26がリセット制御部58によりリセットされるが、書込電圧作成部54から書込電圧VPPが出力されている場合には、オア回路56cによりウォッチドックカウンタ56aがリセットされ続けて、そのアップカウント動作が強制的に停止されるため、リセット制御部58による両マイコン18、26のリセットが阻止される。

【0056】一方更に、電源回路34は、IG電圧VIGに基づきバッテリーBTの出力電圧が低下したことを検出する低電圧検出部60も備えており、図1では示されていないが、バッテリーBTの出力電圧が所定値以下になると、この低電圧検出部60からメインマイコン18及びサブマイコン26の少なくとも何れか一方に、報知信号DIが出力されるようになっている。次に、メモリ書込装置4は、CPU、ROM、RAMなどを備えた周知の

マイクロコンピュータを主要部として構成されており、図示しないコネクタを介してECU2に接続される。そして、この接続時において、メモリ書込装置4は、図1に示すように、ECU2のシリアル通信ライン30と、電源回路34（書込電圧作成部54）から伸びた2本の信号線36a、36bとに接続される。

【0057】また、特に図示はされていないが、メモリ書込装置4は、当該装置を作動させるための起動スイッチや、メインマイコン18とサブマイコン26のうちの何れのフラッシュメモリ42にデータを書き込むかを選択するための選択スイッチに加えて、更に、その書き込むデータであってECU2へ送信する書込データ（新たな制御プログラム及び制御データを構成するデータ）を格納したROMやフロッピーディスクなどの記憶媒体と、様々なメッセージを表示するための表示部とを備えている。

【0058】そして、上記記憶媒体には、ECU2へ送信する書込データと共に、その書込データが書き込まれるべきマイコン（メインマイコン18とサブマイコン26のうちの何れか）の識別コードが格納されている。また、当然ではあるが、メインマイコン18のフラッシュメモリ42に書き込むべき書込データには、メインマイコン18が電源回路34へWDC信号W1を出力するための信号出力用プログラムと、サブマイコン26の動作を監視するための監視処理用プログラムとが含まれており、サブマイコン26のフラッシュメモリ42に書き込むべき書込データには、サブマイコン26がメインマイコン18へWDC信号W2を出力するための信号出力用プログラムが含まれている。

【0059】次に、本第1実施形態のメモリ書換システムにおいて、メモリ書込装置4で実行される処理と、ECU2の両マイコン18、26で実行される処理について、図4～図6のフローチャートを用いて説明する。尚、図4は、メモリ書込装置4で実行される処理を表すフローチャートである。また、図5は、両マイコン18、26の各々で実行される処理を表すフローチャートであり、そのステップ（以下、単に「S」と記す）200～S260の処理が、マスクROM44内のブートプログラムによって実行され、S270の処理が、フラッシュメモリ42内の制御プログラムによって実行される。そして、図6は、メインマイコン18にて、フラッシュメモリ42内の制御プログラムに含まれた監視処理用プログラムにより、サブマイコン26の動作を監視するために実行されるサブマイコン監視処理を表すフローチャートである。

【0060】まず、メモリ書込装置4では、作業者によりECU2に接続された後に前述した起動スイッチがオンされると、内部に備えたマイクロコンピュータが図4に示す処理の実行を開始する。尚、メインマイコン18のフラッシュメモリ42にデータを新規に書き込む場合

或いは既に格納されたデータを書き換える場合には、予め、前記選択スイッチによりメインマイコン18がデータの書き込み対象として選択されていると共に、前記記憶媒体には、メインマイコン18の識別コードとそのフラッシュメモリ42に書き込むべき書込データとが格納されているものとする。また同様に、サブマイコン26のフラッシュメモリ42にデータを新規に書き込む場合或いは既に格納されたデータを書き換える場合には、予め、前記選択スイッチによりサブマイコン26がデータの書き込み対象として選択されていると共に、前記記憶媒体には、サブマイコン26の識別コードとそのフラッシュメモリ42に書き込むべき書込データとが格納されているものとする。

【0061】図4に示すように、メモリ書込装置4側で処理の実行が開始されると、最初のS100にて、前記選択スイッチによりメインマイコン18がデータの書き込み対象として選択されている場合には、信号線36aにハイアクティブの書込許可信号K1を出力し、また、サブマイコン26がデータの書き込み対象として選択されている場合には、信号線36bにハイアクティブの書込許可信号K2を出力する。尚、このようにメモリ書込装置4からECU2へ書込許可信号K1、K2の何れか一方が出力されることにより、ECU2側の電源回路34（書込電圧作成部54）は、両マイコン18、26へ書込電圧VPPを供給可能な状態となる。

【0062】そして、続くS110にて、前記記憶媒体に格納されている識別コードと書込データを読み出して、その読み出した識別コードと書込データとをECU2へシリアル通信ライン30を介して順次送信する。尚、この送信動作により、ECU2へは、まず、識別コードが送信され、次いで、書込データが送信される。

【0063】すると、後述するように、上記S110で送信された書込データは、ECU2側の両マイコン18、26のうち、データの書き込み対象である方のフラッシュメモリ42に更新して書き込まれ、その後、ECU2側からその書き込まれたデータが読み出されて返送されて来るため、続くS120にて、ECU2からのデータを受信し、更に続くS130にて、前記記憶媒体に格納されている書込データと、上記S120で受信したECU2からのデータとをベリファイ（比較）する。

【0064】そして、続くS140にて、上記S130のベリファイ結果を判定し、前記記憶媒体に格納されている書込データとECU2からのデータとが一致していたならば、データの書き込み対象であるマイコンのフラッシュメモリ42に、上記S110で送信した書込データが正しく書き込まれたと判断して、S150に進む。そして、このS150にて、上記S110で信号線36a、36bの何れかに出力していた書込許可信号K1、K2をロウレベルに戻し、その後、当該処理を終了する。

【0065】一方、上記S140にて、前記記憶媒体に格納されている書込データとECU2からのデータとが一致していないと判定した場合には、S160に移行して、データの書き込みに失敗したことを示す警告メッセージを前述の表示部に表示し、その後、当該処理を終了する。

【0066】次に、ECU2側では、イグニッションスイッチIGSがオンされると、両マイコン18、26の各々が、前述した電源回路34のリセット制御部58の働きによりリセット状態から動作を開始して、図5に示す処理を実行する。即ち、両マイコン18、26の各CPU40は、最初に、マスクROM44に格納されたブートプログラムの実行を開始し、まずS200にて、電源回路34から電源ライン38を介して書込電圧VPPが供給されているか否かを判定する。

【0067】ここで、イグニッションスイッチIGSがオンされた時点で、当該ECU2にメモリ書込装置4が接続されており、しかも、前述した図4におけるS100の処理によりメモリ書込装置4から書込許可信号K1、K2の何れかが出力されていれば、電源回路34の書込電圧作成部54から電源ライン38を介して両マイコン18、26に書込電圧VPPが供給されるため、上記S200にて肯定判定される（書込電圧VPPが供給されていると判定される）。

【0068】そこで、S200で肯定判定された場合には、次のS210に進んで、前述した図4におけるS110の処理によりメモリ書込装置4からシリアル通信ライン30を介して送信されて来る識別コードを受信し、続くS220にて、その受信した識別コードと、マスクROM44に格納されている自分の識別コードとが一致しているか否かを判定する。

【0069】そして、上記S220にて、両識別コードが一致していると判定した場合には、通常動作モードではない書込モードであると判断して、次のS230に進む。そして、このS230にて、前述したようにメモリ書込装置4から上記識別コードに続いて送信されて来る書込データ（制御プログラムや制御データを構成するデータ）を受信し、その受信した書込データをフラッシュメモリ42内に更新して書き込む。そして更に、続くS240にて、上記S230でフラッシュメモリ42に書き込んだ全てのデータを読み出して、メモリ書込装置4へ送信する。

【0070】すると、このS240でメモリ書込装置4へ送信されるデータは、前述したように、メモリ書込装置4側にて、前記記憶媒体に格納されている書込データと比較され、両データが一致していれば、ECU2側のデータ書き込みが無事終了したと判断されて、当該ECU2へ出力されていた書込許可信号K1、K2がロウレベルに戻る。そして、これに伴い、当該ECU2側では、電源回路34の書込電圧作成部54が書込電圧VPP

の供給を停止する。

【0071】そこで、続くS250にて、電源回路34からの書込電圧VPPの供給が停止されるまで待機し、書込電圧VPPの供給が停止したと判定すると、フラッシュメモリ42にメモリ書込装置4からの書込データを正しく書き込むことができたと判断して、次のS260に進む。

【0072】そして、このS260にて、フラッシュメモリ42内の制御プログラムへジャンプし、上記S230の処理でフラッシュメモリ42に書き込まれた制御プログラムの実行を開始する。これにより、通常時の動作に移行して、図5のS270に示すように、メインマイコン18の場合であれば、エンジンを制御するための制御処理を行い、また、サブマイコン26の場合であれば、自動変速機を制御するための制御処理を行う。

【0073】一方、上記S200にて、書込電圧VPPが供給されていないと判定した場合には、通常動作モードであると判断して、上記S210～S250の処理を実行することなくS260に進む。つまり、メモリ書込装置4から当該ECU2へ書込許可信号K1、K2が出力されていない通常時には、フラッシュメモリ42に既に書き込まれている制御プログラムの実行を即座に開始するのである。

【0074】また、上記S200にて書込電圧VPPが供給されていると判定しても、上記S220にて、メモリ書込装置4からの識別コードと、マスクROM44に格納されている自分の識別コードとが一致していないと判定した場合には、データの書き込み対象であるマイコンが自分ではない（換言すれば、自分以外のマイコンがデータの書き込み対象である）と判断して、S280に移行する。そして、このS280にて、図2に示した3つのスイッチ素子SW1～SW3を全て遮断状態（オフ状態）にし、その後、S260に進む。

【0075】つまり、本実施形態のECU2では、2つのマイコン18、26が、1つのシリアル通信ライン30、32を共用してメモリ書込装置4との間でシリアルデータ通信を行うように構成されているため、自分以外のマイコンがデータの書き込み中であると判断した場合には、スイッチ素子SW1、SW2によりシリアル通信ライン32との電氣的接続を自ら遮断して、自己のシリアル通信ライン32への通信を強制的に禁止し、その後、フラッシュメモリ42に既に書き込まれている制御プログラムの実行を開始するのである。そして、これにより、データの書き込み中である方のマイコンの受信データが他方のマイコンの送信データによって破壊されてしまうことを確実に防止するようにしている。また、スイッチ素子SW3により電源ライン38との接続も遮断するようにしているのは、データの書き込み対象でないマイコンのフラッシュメモリ42に、誤ってデータが書き込まれてしまうことを確実に防止するためである。

【0076】ここで、サブマイコン26にて、フラッシュメモリ42に格納された制御プログラムの実行が開始されると、その後は、前述した信号出力用プログラムが所定時間TS2(4ms)毎に実行されて、当該サブマイコン26からメインマイコン18へ、その時間TS2毎に信号レベルが反転するWDC信号W2が出力される。

【0077】また、メインマイコン18においても、フラッシュメモリ42に格納された制御プログラムの実行が開始されると、その後は、信号出力用プログラムが所定時間TS1(4ms)毎に実行されて、当該メインマイコン18から電源回路34のウォッチドック検出部56へ、その時間TS1毎に信号レベルが反転するWDC信号W1が出力されるのであるが、更に、メインマイコン18では、上記信号出力用プログラムと交互に、サブマイコン26の動作を監視するための監視処理用プログラムが実行され、これにより、図6に示すサブマイコン監視処理が4ms毎に行われる。

【0078】即ち、図6に示すように、このサブマイコン監視処理では、まずS310にて、サブマイコン26からのWDC信号W2の信号レベルがハイレベル(5V)とロウレベル(0V)の何れであるかを検出し、今回検出した信号レベルと前回の当該処理で検出した信号レベルとが一致しているか否かを判定する。

【0079】ここで、前述したように、サブマイコン26からのWDC信号W2は4ms毎にレベル反転するようになっており、また、当該サブマイコン監視処理も4ms毎に実行されるため、サブマイコン26にて制御プログラムが正常に実行されていれば、今回検出される信号レベルは前回検出した信号レベルと異なるはずである。

【0080】このため、上記S310にて、今回検出した信号レベルと前回検出した信号レベルとが一致していないと判定した場合には、サブマイコン26が正常に動作していると判断して、S320に進み、RAM46の所定領域に設定されたカウンタ用メモリ(以下、単にカウンタという)の値をクリアする。

【0081】これに対し、上記S310にて、今回検出した信号レベルと前回検出した信号レベルとが一致していると判定した場合には、サブマイコン26に異常が発生している可能性があるとして判断して、S330に移行し、上記カウンタの値をインクリメントする。

【0082】そして、S320でカウンタをクリアするか、或いは、S330でカウンタをインクリメントした後、S340に進んで、上記S310で今回検出したWDC信号W2の信号レベルを、次回のS310で参照するためにRAM46に記憶し、続くS350にて、上記カウンタの値が所定値N(本実施形態では22)以上であるか否かを判定する。尚、この所定値Nに当該サブマイコン監視処理の実行周期を乗じた時間($TS2 \times N = 4ms \times 22$)が、前述の判定時間TH2である。

【0083】ここで、カウンタの値が所定値N以上でなければ(S350:NO)、そのまま当該サブマイコン監視処理を終了するが、カウンタの値が所定値N以上であれば(S350:YES)、サブマイコン26に異常が発生したと判断して、S360に進み、それ以後に信号出力用プログラムが実行されるのを禁止して、電源回路34へ自己のWDC信号W1がレベル反転して出力されるのを停止する。そして、続くS370にて、カウンタの値をクリアした後、当該サブマイコン監視処理を終了する。

【0084】このような本第1実施形態のECU2において、両マイコン18、26のフラッシュメモリ42に格納された制御プログラムが正常に実行されている場合には、図7(A)に示すように、サブマイコン26からメインマイコン18へ所定時間TS2(4ms)毎にレベル反転するWDC信号W2が出力され、また、このWDC信号W2と同様に、メインマイコン18から電源回路34へ所定時間TS1(4ms)毎にレベル反転するWDC信号W1が出力される。

【0085】そして、WDC信号W1がレベル反転する毎に、電源回路34のウォッチドック検出部56にて、ウォッチドックカウンタ56aがエッジ検出回路56bからのパルス信号によりリセットされ、このような動作が繰り返されることにより、電源回路34のリセット制御部58から両マイコン18、26へリセット信号R1が出力されない状態が継続する。

【0086】これに対し、サブマイコン26に異常が発生して、図7(B)に示すように、サブマイコン26からメインマイコン18へのWDC信号W2のレベル反転が停止した場合には、メインマイコン18で実行されているサブマイコン監視処理のS350により、所定の判定時間TH2($=TS2 \times N = 4ms \times 22$)の経過後に肯定判定されて、同処理のS360により、メインマイコン18から電源回路34へのWDC信号W1のレベル反転が停止する。すると、電源回路34中のウォッチドックカウンタ56aのカウント値がオーバーフローして、リセット制御部58から両マイコン18、26へリセット信号R1が出力される。

【0087】また、メインマイコン18自体に異常が発生して、メインマイコン18から電源回路34へのWDC信号W1のレベル反転が停止した場合にも、上記ウォッチドックカウンタ56aのカウント値がオーバーフローして、リセット制御部58から両マイコン18、26へリセット信号R1が出力される。

【0088】このため、両マイコン18、26の何れかでプログラム暴走が発生したとしても、両マイコン18、26は速やかにリセットされて初期状態から動作を再開することとなり、制御の安全性が確保される。次に、各マイコン18、26のフラッシュメモリ42に制御プログラム及び制御データを新規に書き込んだり、或

いは、既に書き込まれている制御プログラム及び制御データを書き換える場合の動作について、メインマイコン 18 のフラッシュメモリ 42 にエンジン制御用の制御プログラム及び制御データが既に書き込まれている状況下で、サブマイコン 26 のフラッシュメモリ 42 に自動変速機制御用の制御プログラム及び制御データを新規に書き込む場合を例に挙げて説明する。

【0089】この場合、作業者は、まず、メモリ書込装置 4 の記憶媒体に、サブマイコン 26 に対応する「0010」の識別コードと、サブマイコン 26 のフラッシュメモリ 42 に書き込むべき書込データとを格納しておく。そして、メモリ書込装置 4 を ECU 2 に接続して、メモリ書込装置 4 の選択スイッチにより、サブマイコン 26 をデータの書き込み対象として選択し、その後、メモリ書込装置 4 の起動スイッチをオンし、更に車両のイグニッションスイッチ IGS をオンして ECU 2 を初期状態から作動させる。

【0090】すると、メモリ書込装置 4 から ECU 2 へ信号線 36b を介して書込許可信号 K2 が出力されるため (S100)、イグニッションスイッチ IGS のオンに伴い、ECU 2 側では、電源回路 34 の書込電圧作成部 54 から両マイコン 18、26 へ電源ライン 38 を介して書込電圧 VPP が供給される。また、上記書込電圧作成部 54 から書込電圧 VPP が出力されている間は、電源回路 34 のウォッチドック検出部 56 にて、ウォッチドックカウンタ 56a がオア回路 56c により継続してリセットされるため、ウォッチドック検出部 56 及びリセット制御部 58 の働きによる両マイコン 18、26 のリセットが阻止される。

【0091】そして、メモリ書込装置 4 から ECU 2 へ、上記記憶媒体に格納された識別コードと書込データとが順次送信され (S110)、ECU 2 側では、両マイコン 18、26 の各々が、マスク ROM 44 に格納されたブートプログラムの実行により、メモリ書込装置 4 からの識別コードを、シリアル通信ライン 30、通信回路 28、及びシリアル通信ライン 32 を介して受信して (S200: YES, S210)、その受信した識別コードと自分のマスク ROM 44 に格納されている識別コードとを比較する (S220)。

【0092】すると、メインマイコン 18 においては、両識別コードが不一致となり (S220: NO)、スイッチ素子 SW1~SW3 が全て遮断状態となって、メインマイコン 18 とシリアル通信ライン 32 及び電源ライン 38 との電気的接続が遮断され (S280)、その後、フラッシュメモリ 42 内の制御プログラムが実行される (S260)。

【0093】これに対して、サブマイコン 26 においては、両識別コードが一致するため (S220: YES)、このサブマイコン 26 だけが、メモリ書込装置 4 からの書込データを受信して、その受信した書込データ

をフラッシュメモリ 42 に更新して書き込むこととなる (S230)。

【0094】その後は、サブマイコン 26 からメモリ書込装置 4 へ、シリアル通信ライン 32、通信回路 28、及びシリアル通信ライン 30 を介して、フラッシュメモリ 42 に書き込まれたデータが送信され (S240)、メモリ書込装置 4 において、記憶媒体に格納されたマスターの書込データとサブマイコン 26 からのデータとがベリファイされる (S130)。そして、そのベリファイの結果が良好ならば (S140: YES)、メモリ書込装置 4 から出力されていた書込許可信号 K2 がロウレベルに戻り (S150)、これに伴い、ECU 2 側では、電源回路 34 から両マイコン 18、26 への書込電圧 VPP の供給が停止する。

【0095】すると、サブマイコン 26 においても、フラッシュメモリ 42 に書き込まれた制御プログラムの実行が開始され (S250: YES, S260)、また、電源回路 34 のウォッチドック検出部 56 においては、オア回路 56c によるウォッチドックカウンタ 56a の継続リセットが解除されて、当該 ECU 2 は、電源回路 34 のウォッチドック検出部 56 及びリセット制御部 58 の働きにより両マイコン 18、26 をリセット可能な状態、即ち各マイコン 18、26 の動作を監視可能な通常状態に復帰する。

【0096】そして、この状態で、サブマイコン 26 に対する制御プログラム及び制御データの新規書き込みが終了する。尚、サブマイコン 26 のフラッシュメモリ 42 に既に書き込まれている制御プログラム及び制御データを書き換える場合についても、前述した新規書き込みの場合と全く同様である。また、メインマイコン 18 のフラッシュメモリ 42 に制御プログラム及び制御データを新規に書き込んだり、或いは、既に書き込まれている制御プログラム及び制御データを書き換える場合には、メモリ書込装置 4 の記憶媒体に、メインマイコン 18 に対応する「0001」の識別コードと、メインマイコン 18 のフラッシュメモリ 42 に書き込むべき書込データとを格納しておくと共に、メモリ書込装置 4 の選択スイッチにより、メインマイコン 18 をデータの書き込み対象として選択すれば良い。

【0097】一方、本第 1 実施形態では、メインマイコン 18 が第 1 のマイクロコンピュータに相当しており、サブマイコン 26 が第 2 のマイクロコンピュータに相当している。そして、ウォッチドック検出部 56 のオア回路 56c が、監視動作阻止手段或いは阻止手段に相当している。また、電源回路 34 のウォッチドック検出部 56 とリセット制御部 58 が、システム監視手段に相当しており、ウォッチドック検出部 56 のウォッチドックカウンタ 56a が、カウンタに相当し、リセット制御部 58 が、リセット信号出力手段に相当している。

【0098】以上詳述したように本第 1 実施形態の EC

U2では、メインマイコン18がフラッシュメモリ42内の制御プログラムを実行することで、サブマイコン26にてフラッシュメモリ42内の制御プログラムが正常に実行されているか否かを監視し、サブマイコン26の異常を検出すると、サブマイコン26をリセットさせるために、自らが電源回路34のウォッチドック検出部56へ出力しているWDC信号W1のレベル反転を停止させるのであるが、特に、マイコン18、26に書込電圧VPPが供給されている時には、ウォッチドック検出部56のオア回路56cがウォッチドックカウンタ56aのアップカウント動作を強制的に停止させて、マイコン18、26にリセット信号R1が出力されないようにしている。

【0099】このため、サブマイコン26がフラッシュメモリ42にデータを書き込むための書込処理を(S210～S250)を行っている間は、メインマイコン18の上記監視動作によってサブマイコン26がリセットされてしまうことが阻止される。

【0100】よって、当該ECU2の製造工程において、各マイコン18、26を実装してから、最初に、メインマイコン18のフラッシュメモリ42に制御プログラム及び制御データを新規に書き込み、その後、監視される側のサブマイコン26のフラッシュメモリ42に制御プログラム及び制御データを新規に書き込む、といった書き込み順序を採った場合にも、書込処理を行っている最中のサブマイコン26が、監視する側のメインマイコン18の動作によってリセットされてしまうことが防止される。

【0101】従って、本第1実施形態のECU2によれば、両マイコン18、26の各々について、如何なる順序で制御プログラムなどを書き込むようにしても、その書き込みを確実に行うことができ、監視される側のサブマイコン26よりも先に、監視する側のメインマイコン18に制御プログラムを書き込まなければならない制約があっても、監視される側のサブマイコン26に制御プログラム及び制御データを確実に書き込むことができる。この結果、メインマイコン18がサブマイコン26の動作を監視することと、各マイコン18、26の各々について制御プログラムのオンボード書き込みを可能にすることとを、確実に両立させることができる。

【0102】また、本第1実施形態のECU2では、メインマイコン18からのWDC信号W1のレベル反転が停止すると、電源回路34内のウォッチドック検出部56及びリセット制御部58により、両マイコン18、26へリセット信号R1が出力されるようになっている。

【0103】よって、両マイコン18、26の通常時における異常を、ウォッチドック検出部56及びリセット制御部58からなる1組のハードウェア回路によって検出及び回避することができ、両マイコン18、26の動作を監視することと、各マイコン18、26のフラッ

シュメモリ42に格納された制御プログラムや制御データを書き換えることとを、簡単な構成で確実に両立させることができる。

【0104】尚、上記第1実施形態では、ウォッチドックカウンタ56aのアップカウント動作を強制的に停止させて両マイコン18、26がリセットされるのを阻止するようにしたが、リセット制御部58から両マイコン18、26へ至るリセット信号R1の信号ラインに、スイッチング素子や論理回路素子を設け、その素子によって、書込電圧作成部54から書込電圧VPPが出力されている時にその信号ラインを遮断したりロウレベル(パッシブレベル)に保持させるように構成しても良い。

【0105】〔第2実施形態〕次に、第2実施形態のメモリ書換システムでは、ECUが、前述した第1実施形態のECU2に対して、下記の(1)、(2)の点で異なっている。尚、メモリ書込装置4は、第1実施形態のものと同じである。また、本第2実施形態において、第1実施形態のものと同じ部材については、同一の符号を付しているため、詳しい説明は省略する。

【0106】(1)まず、図8に示すように、第2実施形態のECU62では、メインマイコン18が、サブマイコン26からのWDC信号W2が前述した判定時間TH2以内にレベル反転しない場合に、自己のWDC信号W1のレベル反転出力を停止するのではなく、サブマイコン26をリセットするためのハイアクティブのリセット信号R2aを出力する。

【0107】このため、メインマイコン18にて監視処理用プログラムの実行により行われるサブマイコン監視処理では、図10に示すように、図6に示した処理に対して、S300とS375の処理が追加されていると共に、図6のS360に代えてS365の処理が行われる。

【0108】即ち、第2実施形態のサブマイコン監視処理では、まずS300にて、サブマイコン26をリセットしている最中であるか否か、即ち上記リセット信号R2aを現在出力しているか否かを判定する。そして、リセット信号R2aを出力していれば、S375に移行して、サブマイコン26のリセットを解除するべく、リセット信号R2aの出力を停止して(ロウレベルに戻して)、その後、当該サブマイコン監視処理を終了する。

【0109】また、上記S300でリセット信号R2aを出力していないと判定した場合には、第1実施形態の場合と同様にS310～S350の処理を実行する。そして、S350にてカウンタの値が所定値N以上であると判定した場合には、サブマイコン26に異常が発生したと判断して、S365に進み、サブマイコン26をリセットするべく上記リセット信号R2aを出力し(ハイレベルにし)、続くS370でカウンタをクリアしてから当該サブマイコン監視処理を終了する。

【0110】そして、メインマイコン18は、このよう

なサブマイコン監視処理により、サブマイコン26からのWDC信号W2が判定時間TH2以内にレベル反転しなかった場合に、当該処理の実行周期に相当する時間(4ms)だけリセット信号R2aをハイレベルで出力するようにしている。

【0111】(2)次に、図8に示すように、本第2実施形態のECU62では、第1実施形態の電源回路34に代わる電源回路74を備えており、メインマイコン18から出力される上記リセット信号R2aは、この電源回路74を経由して、リセット信号R2bとしてサブマイコン26に入力されるようになっている。

【0112】そして、このことに伴い、電源回路74は、図9に示すように、第1実施形態の電源回路34に対して、サブマイコンリセット制御部78を追加して備えている。この追加されたサブマイコンリセット制御部78は、メインマイコン18からのリセット信号R2aと書込電圧作成部54からの書込電圧VPPとを入力して、書込電圧作成部54から書込電圧VPPが出力されていない時には上記リセット信号R2aをそのままリセット信号R2bとしてサブマイコン26に出力し、書込電圧作成部54から書込電圧VPPが出力されている時には上記リセット信号R2aの信号レベルに拘らずサブマイコン26へのリセット信号R2bをロウレベル(パッシブレベル)に保持するアンド回路78aによって構成されている。

【0113】よって、書込電圧作成部54から書込電圧VPPが出力されていない場合には、メインマイコン18からハイレベルのリセット信号R2aが出力された時に、サブマイコン26がリセット信号R2bによりリセットされるが、書込電圧作成部54から書込電圧VPPが出力されている場合には、アンド回路78aによりサブマイコン26へのリセット信号R2bがロウレベルに保持されるため(換言すれば、メインマイコン18から出力されたリセット信号R2aがサブマイコン26に入力されることが阻止されるため)、メインマイコン18によるサブマイコン26のリセットが阻止される。

【0114】尚、上記アンド回路78aは、リセット制御部58と同様に、イグニッションスイッチIGSがオンされてマイコン18、26の動作電圧VOMが立ち上がった時に、サブマイコン26へのリセット信号R2bをハイレベルにしてサブマイコン26を初期状態から動作させる機能も備えている。

【0115】つまり、本第2実施形態のECU62では、メインマイコン18に異常が発生した場合には、電源回路74のウォッチドック検出部56及びリセット制御部58によりメインマイコン18だけがリセットされ、サブマイコン26に異常が発生した場合には、メインマイコン18によりサブマイコン26だけがリセットされるようにしている。そして、サブマイコンリセット制御部78を成すアンド回路78aが、書込電圧作成部

54から書込電圧VPPが出力されている時に、メインマイコン18から出力されたリセット信号R2aがサブマイコン26に入力されるのを阻止する、監視動作阻止手段としての役割を果たしている。

【0116】よって、このような本第2実施形態のECU62によっても、サブマイコン26がフラッシュメモリ42にデータを書き込むための書込処理を行っている間は、メインマイコン18の監視動作によってサブマイコン26がリセットされてしまうことが阻止される。

【0117】従って、この第2実施形態のECU62によっても、各マイコン18、26を実装してから、最初に、メインマイコン18のフラッシュメモリ42に制御プログラム及び制御データを新規に書き込み、その後、監視される側のサブマイコン26のフラッシュメモリ42に制御プログラム及び制御データを新規に書き込む、といった書き込み順序を採った場合に、書込処理を行っている最中のサブマイコン26が、監視する側のメインマイコン18の動作によってリセットされてしまうことが無く、メインマイコン18がサブマイコン26の動作を監視することと、各マイコン18、26の各々について制御プログラムのオンボード書き込みを可能にすることとを、確実に両立させることができる。

【0118】[第3実施形態]次に、第3実施形態のメモリ書換システムでは、ECUが、前述した第2実施形態のECU62に対して、下記の点で異なっている。尚、本第3実施形態において、第1及び第2実施形態のものと同一部材については、同一の符号を付しているため、詳しい説明は省略する。

【0119】即ち、前述した第2実施形態のECU62は、第1実施形態の電源回路34にアンド回路78aを追加した電源回路74を備えていたが(換言すれば、アンド回路78aが電源回路74の内部に設けられていたが)、図11に示すように、本第3実施形態のECU82では、アンド回路78aが電源回路34の外部に設けられている。

【0120】そして、この第3実施形態のECU82によっても、第2実施形態と全く同様の効果を得ることができる。また、このようなECU82によれば、仕様変更や車種の違いなどによりマイクロコンピュータが3つ以上になっても、アンド回路78aと同様の回路を追加するだけで対応でき、電源回路34を変更する必要がないという点で有利な面もある。

【0121】[その他]ところで、第2及び第3実施形態では、メインマイコン18から出力されたリセット信号R2aがサブマイコン26に入力されるのを、アンド回路78aによって阻止するようにしたが、メインマイコン18が、サブマイコン26にて書込処理が実行されていることを検出して、サブマイコン26に対するリセット信号の出力を止めるようにしても良い。

【0122】具体的には、図12に示すように、メイン

マイコン18は、ブートプログラムのS220で、メモリ書込装置4からの識別コードと自分の識別コードとが一致してないと判定した場合には、S280でスイッチ素子SW1～SW3を遮断状態にした後、追加のS290にて、サブマイコン26がデータの書き込み中であることを示すフラグをセットし、そのフラグを図10のサブマイコン監視処理で参照して、該フラグがセットされていたならば、サブマイコン26に対するリセット信号R2aの出力を禁止するようにすれば良い。

【0123】尚、この出力禁止状態は、イグニッションスイッチIGSが再度オフからオンされて、当該メインマイコン18が初期状態から動作を開始した時に解除されるようにすれば良い。つまり、このようにすれば、サブマイコン26のデータ書き込みが完了した後にイグニッションスイッチIGSを再度オンすることで、サブマイコン26の動作を監視可能な通常状態に復帰することができる。

【0124】一方、上記各実施形態において、各マイコン18、26は、電氣的にデータの書き換えが可能な不揮発性メモリとして、フラッシュメモリ（フラッシュEEPROM）42を有するものであったが、EEPROMや他のメモリを有するものでも良い。

【図面の簡単な説明】

【図1】 第1実施形態の電子制御装置のメモリ書換システムの全体構成を表すブロック図である。

【図2】 図1のメインマイコン及びサブマイコンの内部構成を表す概略構成図である。

【図3】 図1の電源回路の構成を表す概略構成図である。

【図4】 第1実施形態のメモリ書込装置で実行される処理を表すフローチャートである。

【図5】 第1実施形態のメインマイコン及びサブマイコンで実行される処理を表すフローチャートである。

【図6】 第1実施形態のメインマイコンで実行されるサブマイコン監視処理を表すフローチャートである。

【図7】 図6のサブマイコン監視処理の作用を説明するタイムチャートである。

【図8】 第2実施形態の電子制御装置のメモリ書換システムの全体構成を表すブロック図である。

【図9】 図8の電源回路の構成を表す概略構成図である。

【図10】 第2実施形態のメインマイコンで実行されるサブマイコン監視処理を表すフローチャートである。

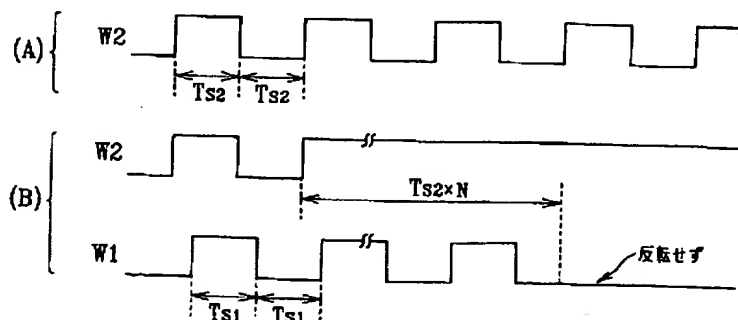
【図11】 第3実施形態の電子制御装置のメモリ書換システムの全体構成を表すブロック図である。

【図12】 他の実施形態を説明するフローチャートである。

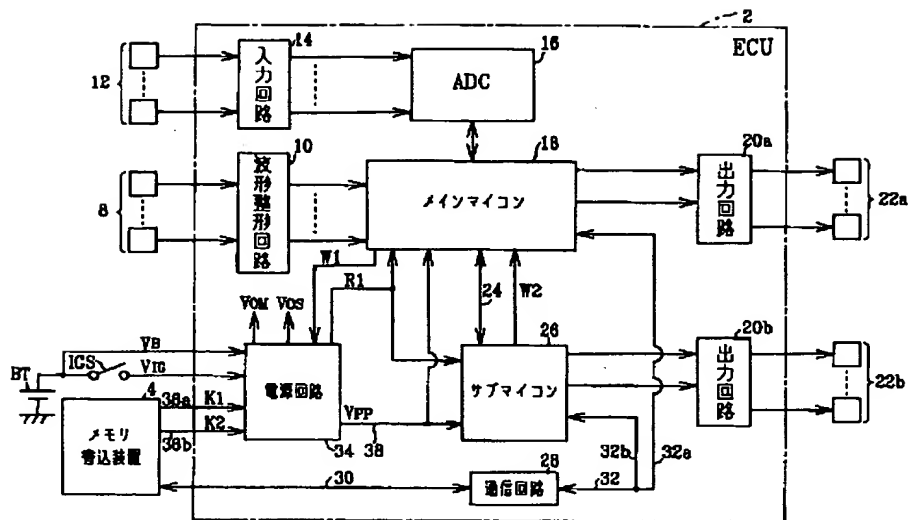
【符号の説明】

2, 62, 82…電子制御装置（ECU） 4…メモリ書込装置
8…センサ 10…波形整形回路 12…アナログセンサ
14…入力回路 16…A/D変換器 18…メインマイコン
20a, 20b…出力回路 22a, 22b…アクチュエータ
24…DMA通信ライン 26…サブマイコン 28…通信回路
30, 32, 32a, 32b…シリアル通信ライン
34, 74…電源回路 36a, 36b…信号線
38…電源ライン 40…CPU 42…フラッシュメモリ
44…マスクROM 46…RAM SW1～SW3…スイッチ素子
50…メイン電源作成部 52…サブ電源作成部
54…書込電圧作成部
56…ウォッチドック検出部 56a…ウォッチドックカウンタ
56b…エッジ検出回路 56c…オア回路 58…リセット制御部
60…低電圧検出部 78…サブマイコンリセット制御部
78a…アンド回路 BT…バッテリー IGS…イグニッションスイッチ

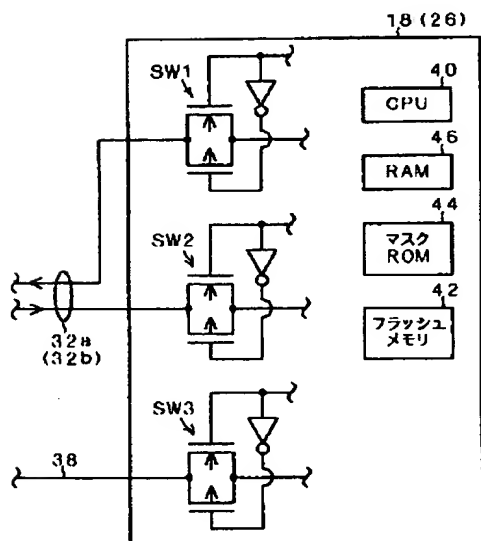
【図7】



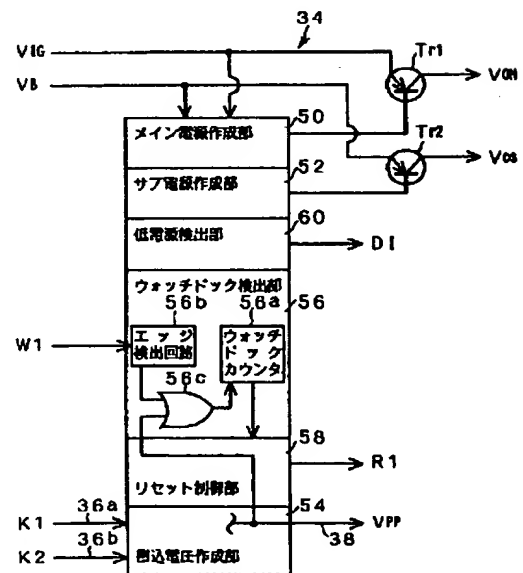
【図1】



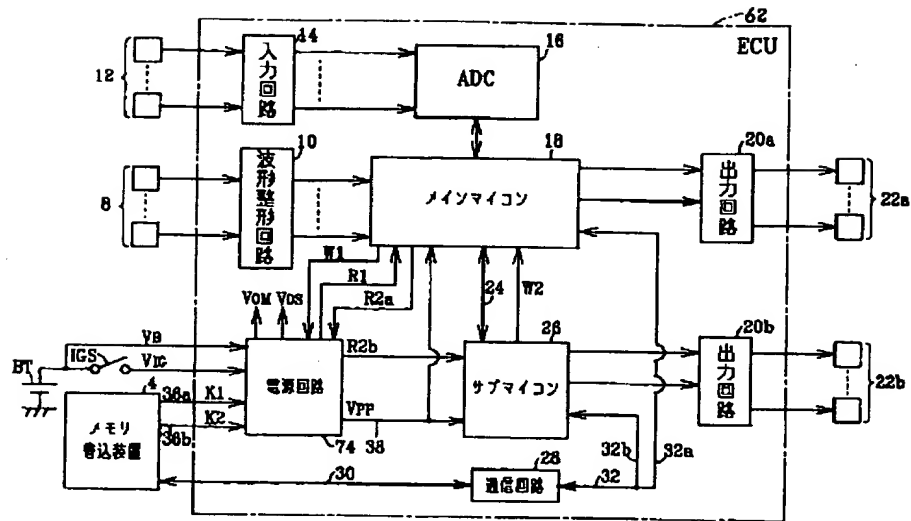
【図2】



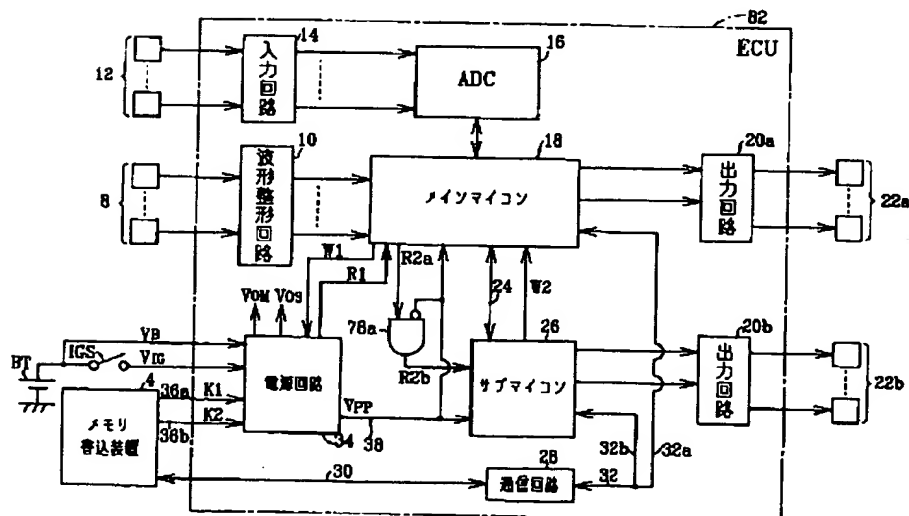
【図3】



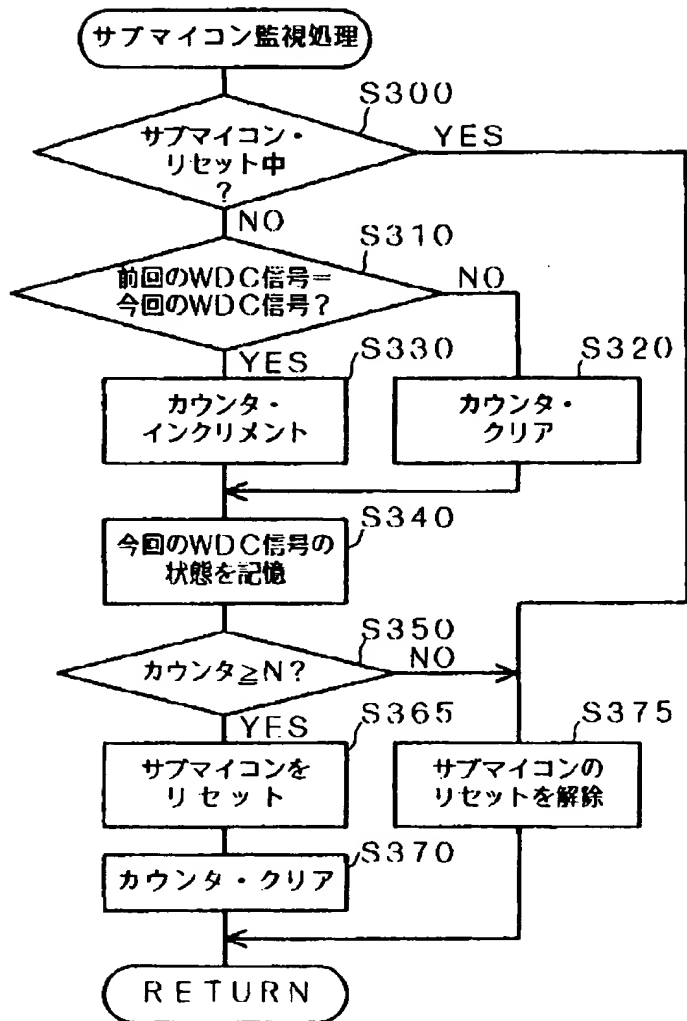
【図8】



【図11】



【図10】



【図12】

